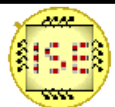


–Design eines Spiking Image Sensor
–&
–eines Buffer Amplifiers

—

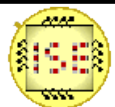
—

- Abschlussprojekt im Fach
- „Herstellungsverfahren und Entwurf
- integrierter Sensorsysteme“
- WS 07/08



Übersicht

- Ziele
- Funktionsweise und Aufbau
- Simulation
- Vorteile / Nachteile
- Layout
- Technische Eckdaten
- Verstärker

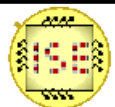


Ziele

- Design und Implementierung eines Spiking Image Sensors
- Größe der Matrix 8×16
- Speichertiefe des Zählers im Pixel 8-Bit
- Treiber in der Matrix integriert

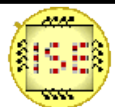
- Zusätzlich voneinander unabhängig in der Sensitivität einstellbare Pixel
- Überlaufschutz des internen Zählers

- Design und Implementierung eines Buffer Amplifiers

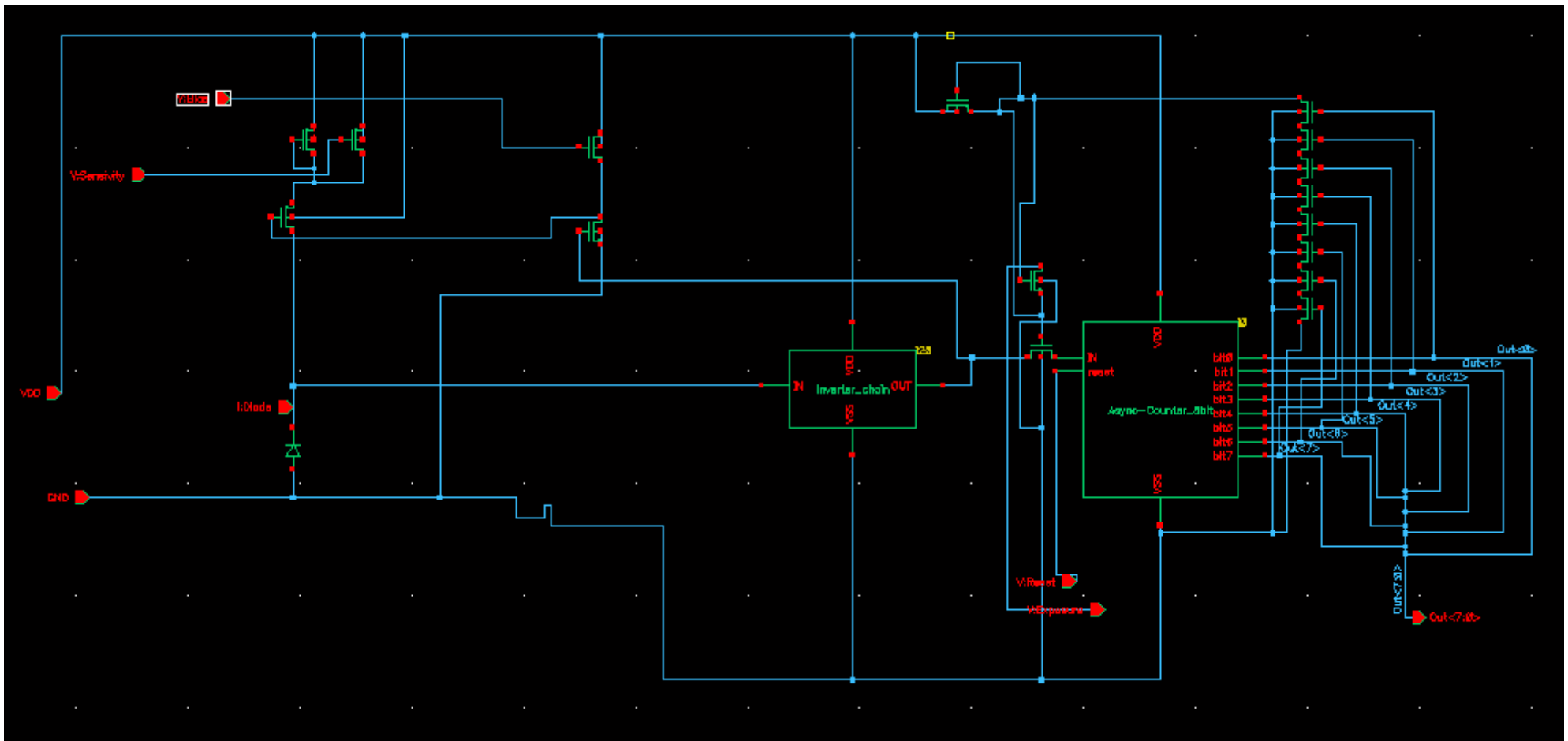


Funktionsweise Diodenreset

- Herunter integrieren der Diodenspannung durch die durch Lichteinfall erzeugten Ladungen
- Erreichen der Spannung V_{th} \rightarrow Spannung V_{inv} wird zu VDD
- Transistor schaltet durch
- Diode wird resettet
- Diodenspannung $> V_{th}$ \rightarrow Spannung V_{inv} wird zu VSS
- Transistor sperrt
- Erneutes herunter integrieren der Diodenspannung

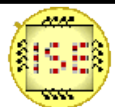


SRP

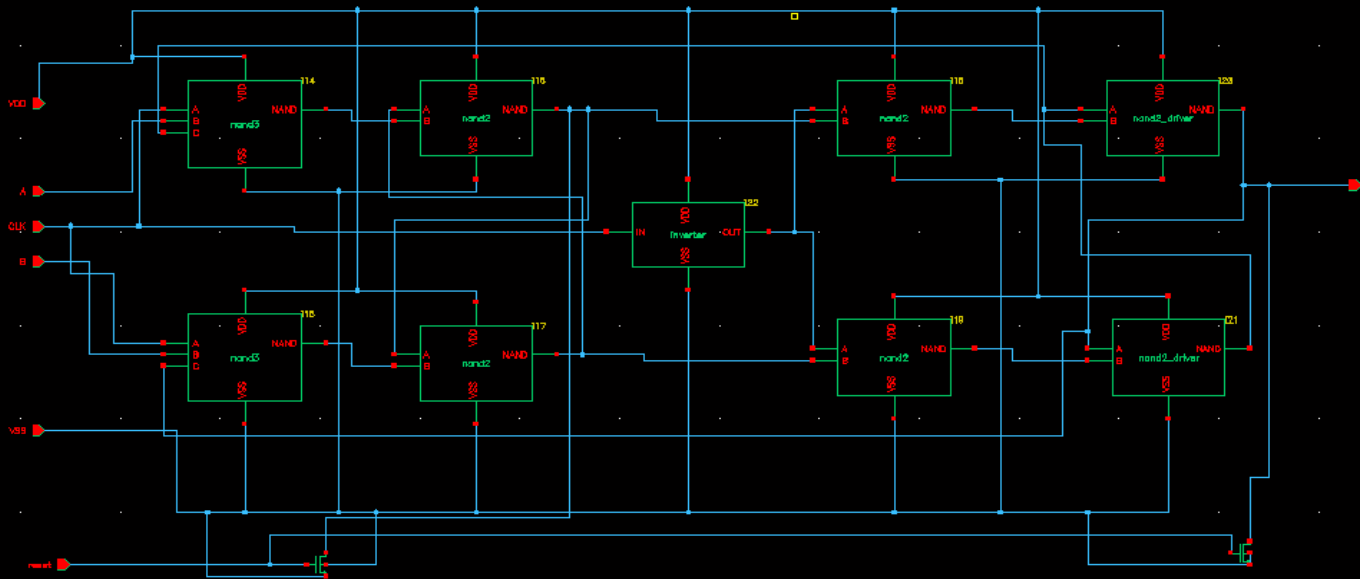
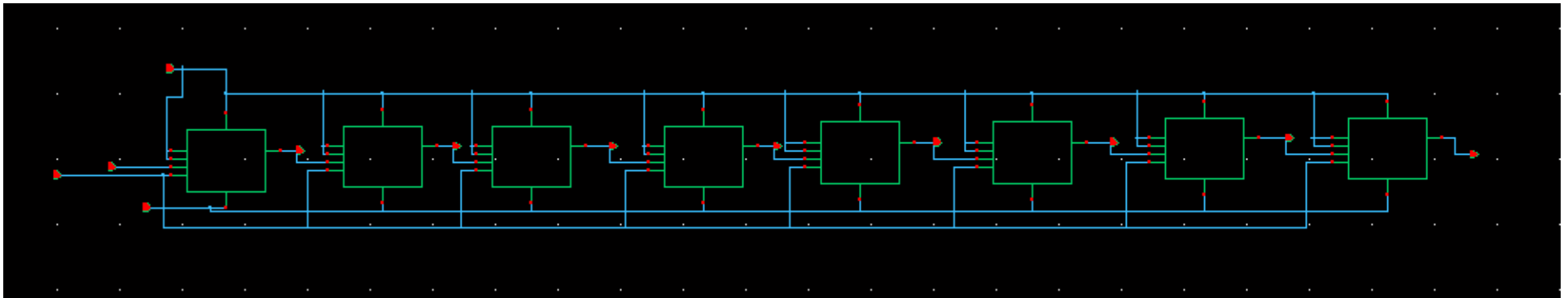


Funktionsweise 8-Bit Zähler

- Ein Bit aufgebaut durch ein JK-Flipflop mit beiden Eingängen auf VDD
- Flipflop dadurch im Toggle-Modus (bei jedem vollen Taktzyklus ändert sich der Ausgang)
- 8-Bit durch 8 Flipflops in Serie
- Zählereingang = CLK des ersten Flipflops

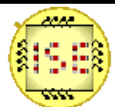


8-Bit Zähler

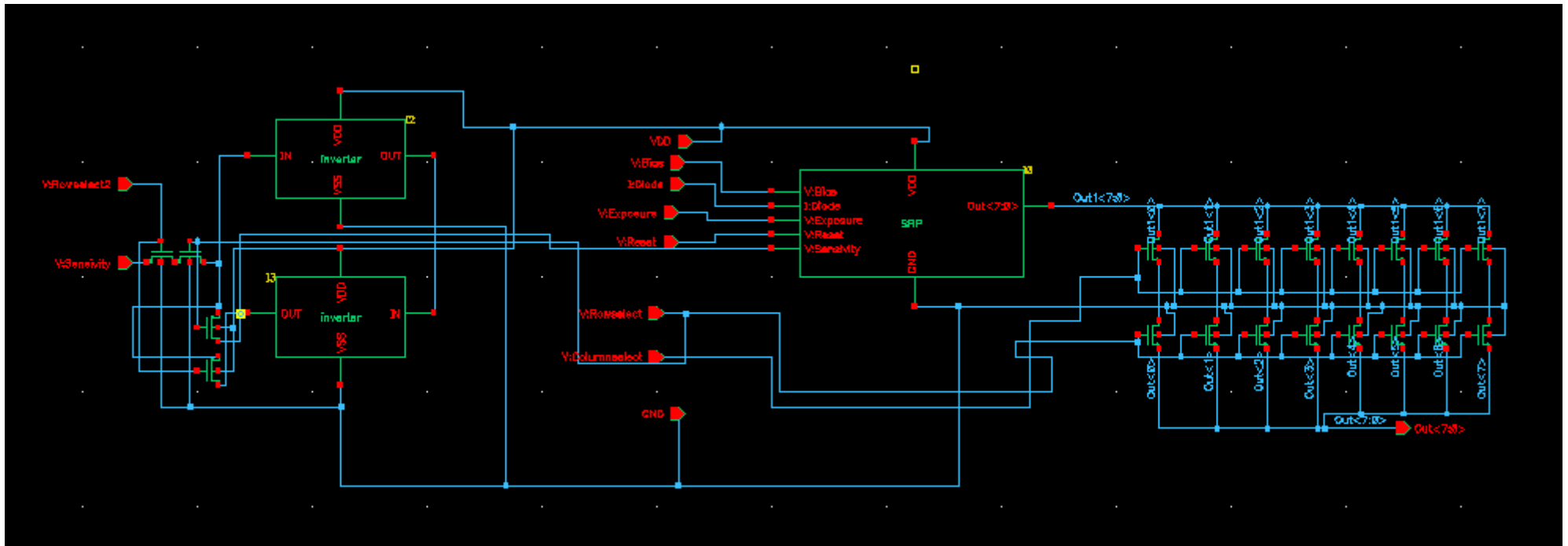


Bildzyklus

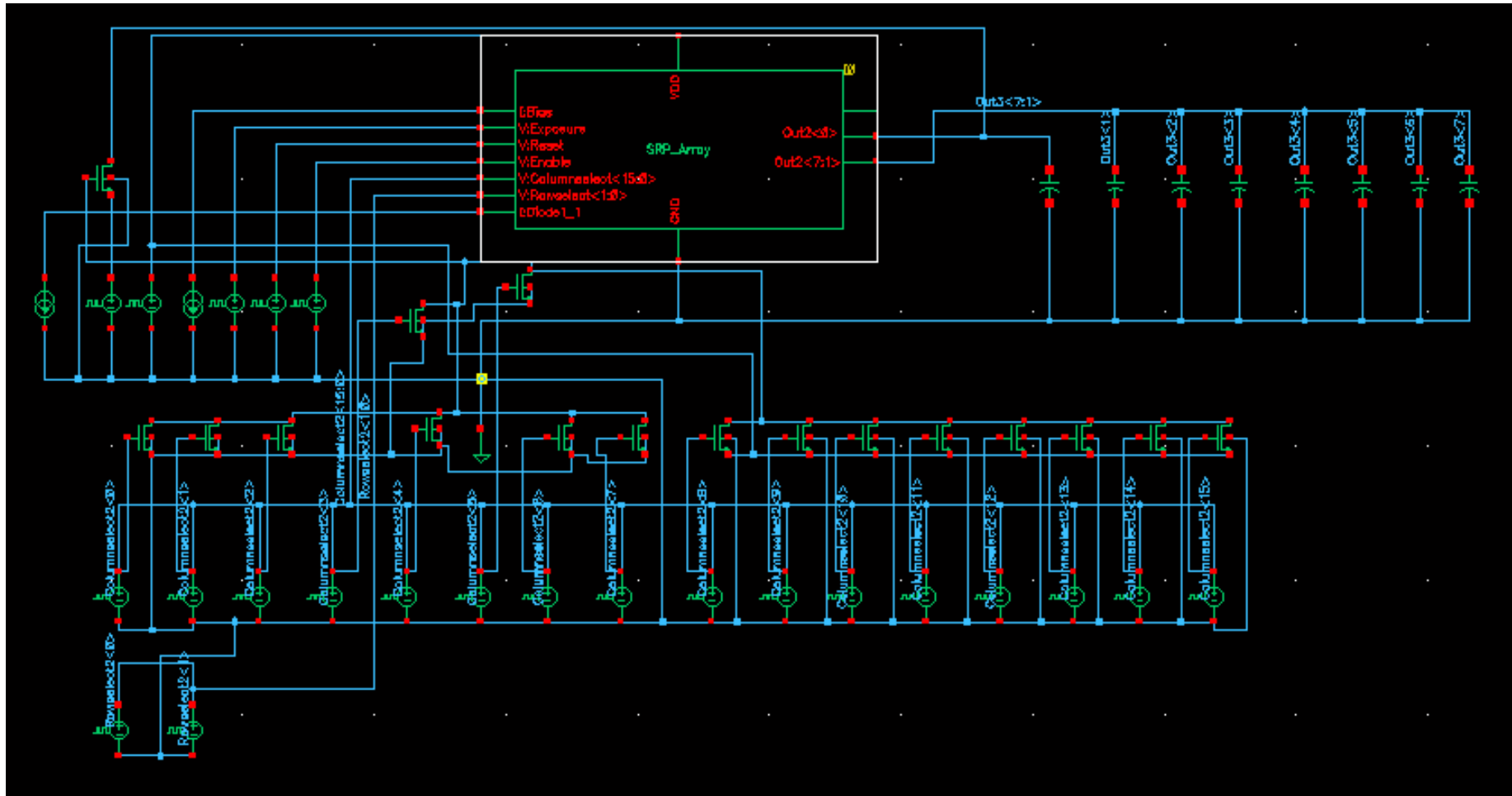
- Reset setzt den Zähler zurück
- V:Expose High leitet V_{th} an den 8-Bit Zähler durch, Low sperrt wieder
- Adressieren der Zellen über Rowselect 0-15 und Columnselect 0-7
- Auslesen der Helligkeit über 8-Bit Ausgang



Zelle

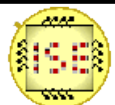


Simulationsumgebung

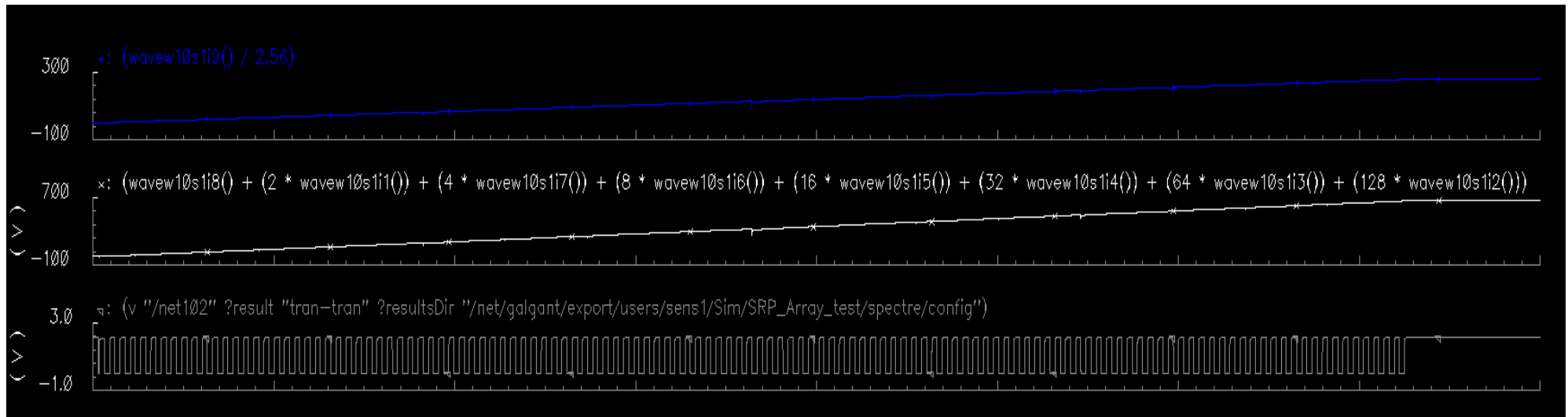


Besonderheiten dieser Zelle

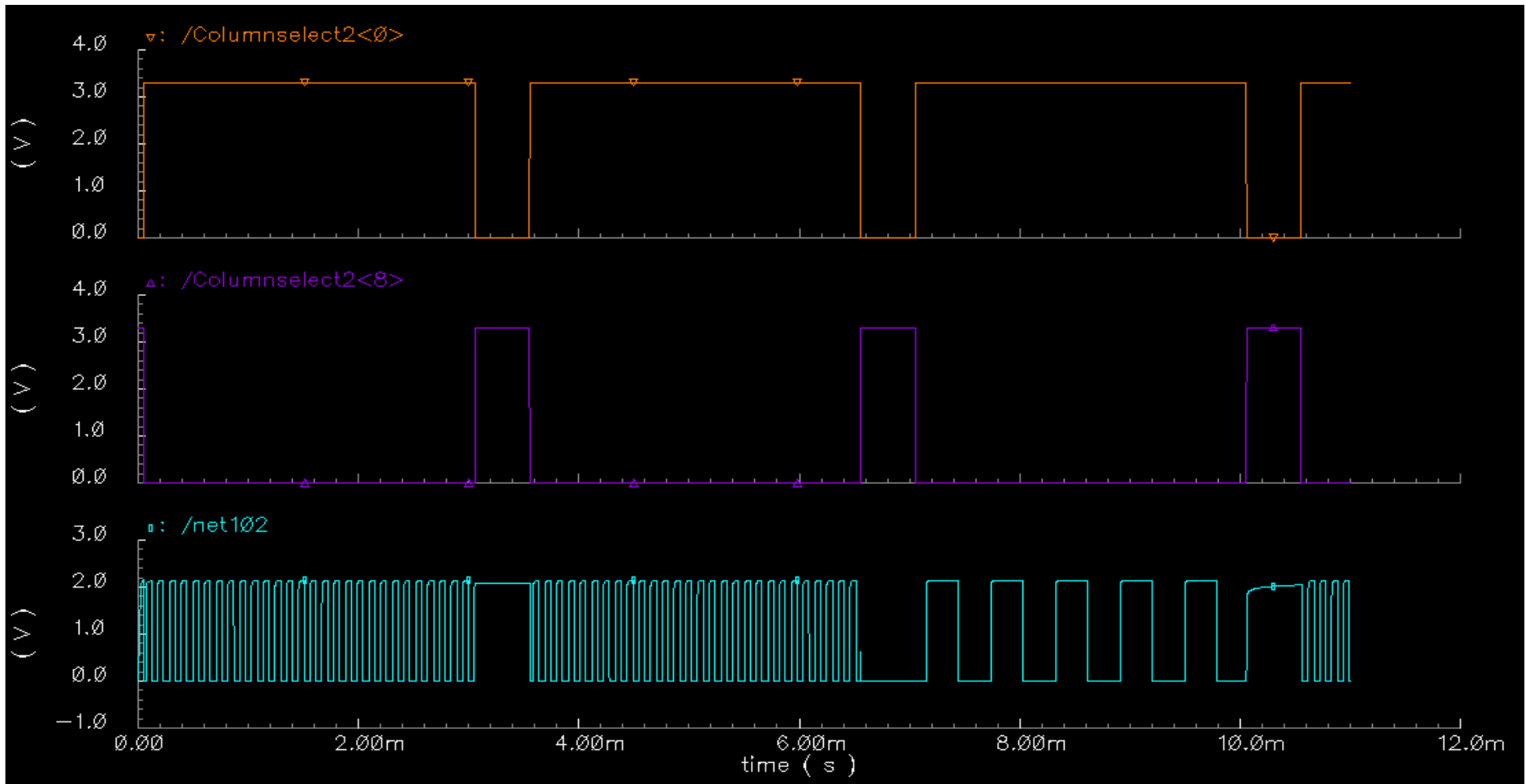
- Zählerüberlaufschutz:
Bei 255 wird V_{inv} vom Zähler entkoppelt
- Sensitivität einstellbar
 - Durch Adressieren der Spalten 8-15 und der Zellen 0-15 werden die entsprechenden Zellen in den Spalten 0-7 in den Programmiermodus versetzt und nehmen als V:Sensitivity die an Out<0> anliegende Spannung an.
 - Dadurch wird die Resetspannung der Diode geändert wodurch bei gleichen Lichtverhältnissen die Diodenspannung langsamer (bzw. schneller) V_{th} erreicht.



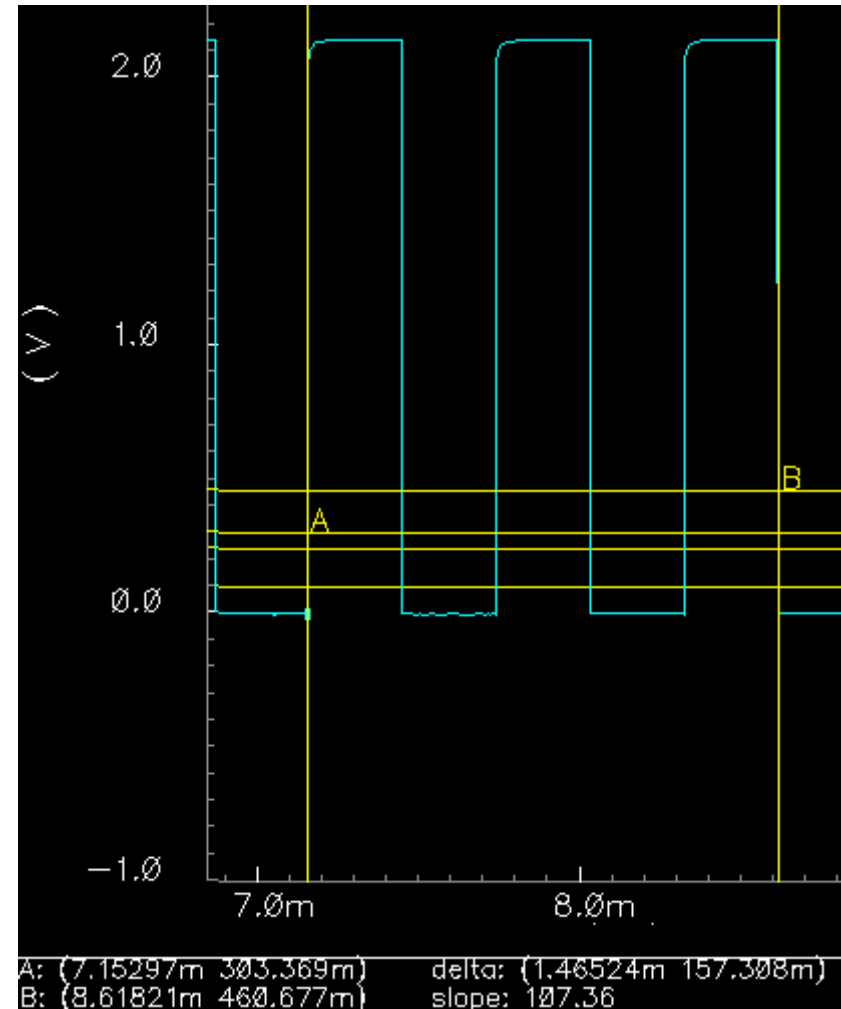
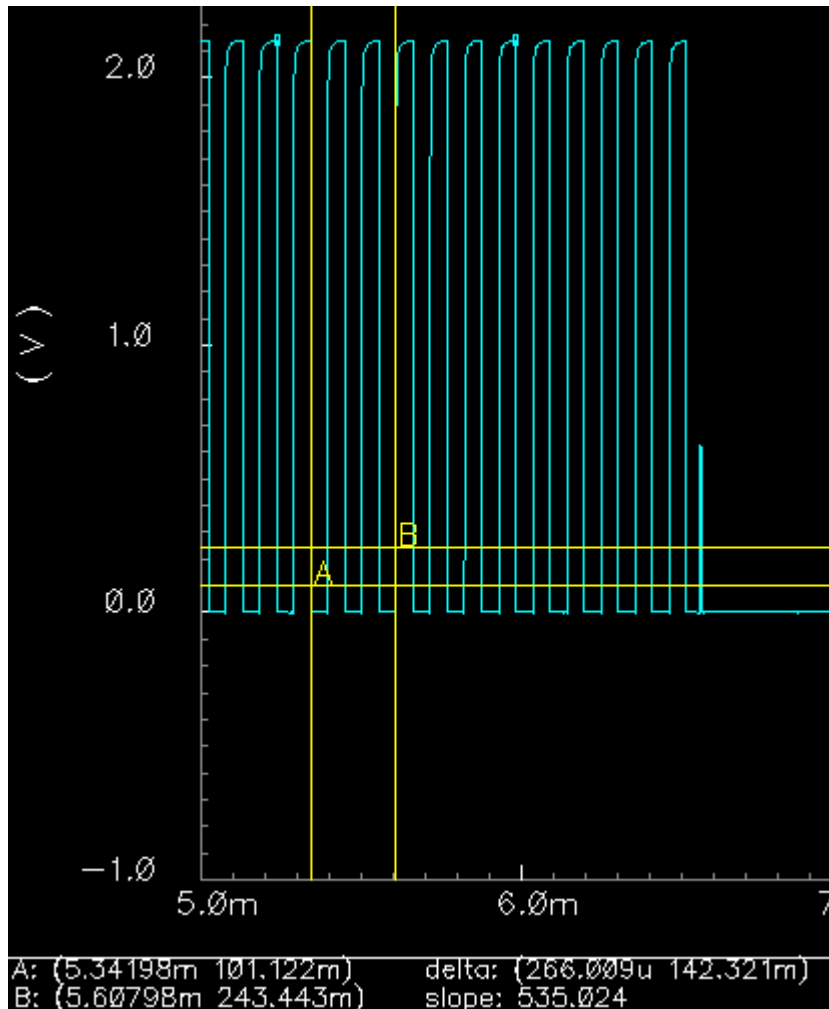
Überlaufschutz



Sensitivität

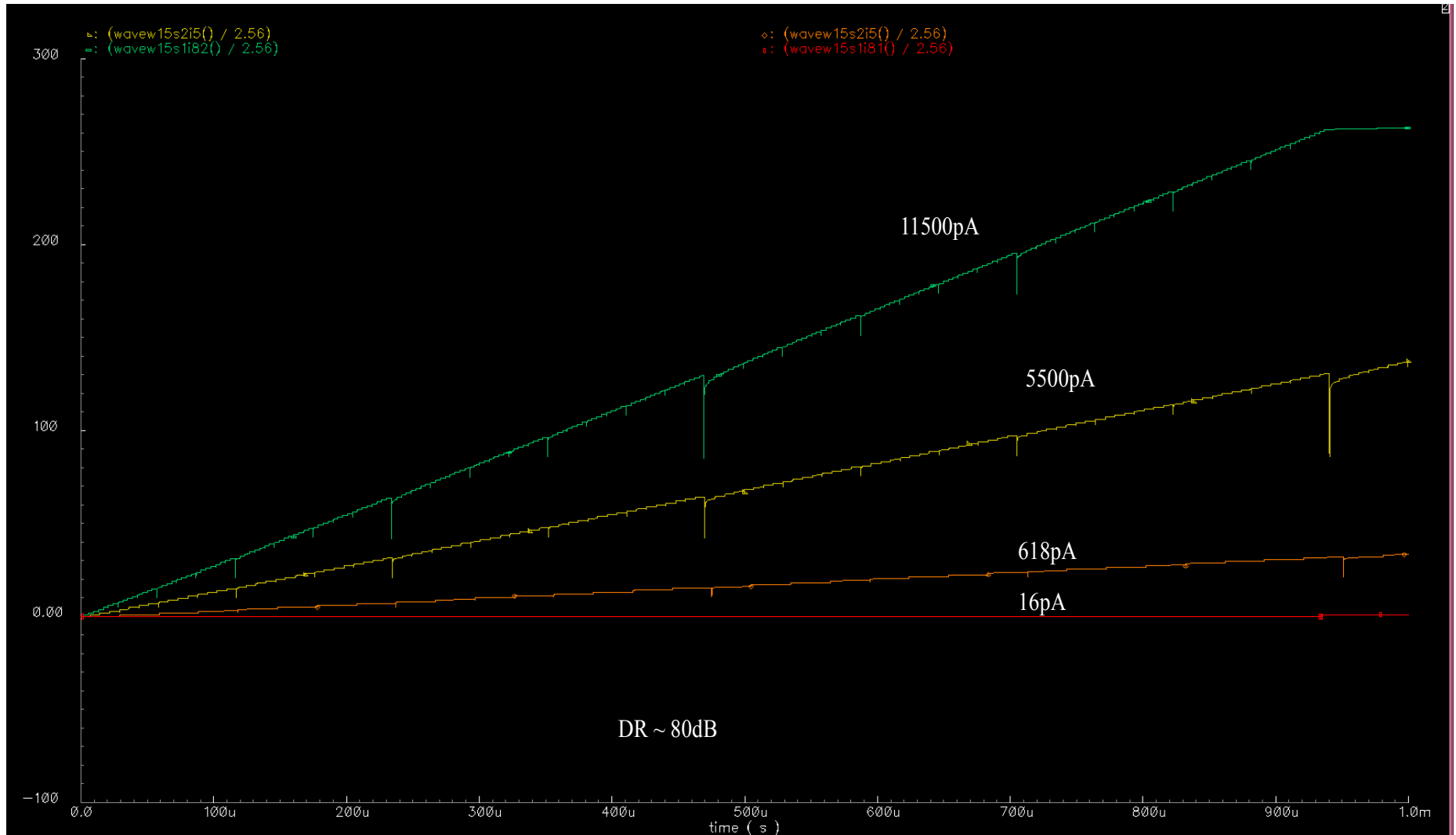


Sensitivität Unterschied



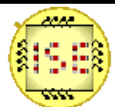
1465 : 266 ~ 5,5

Linearität

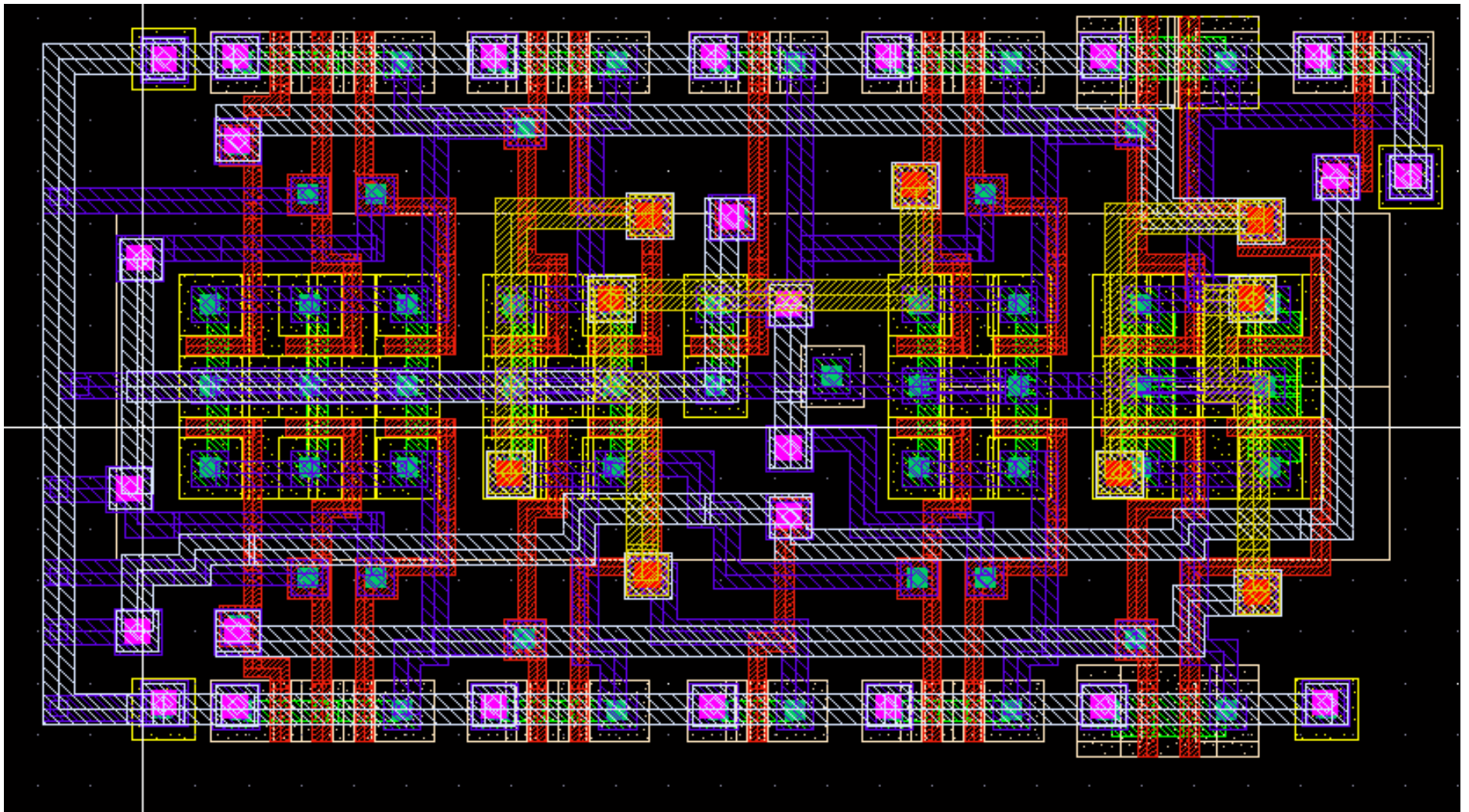


Vorteile / Nachteile

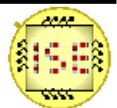
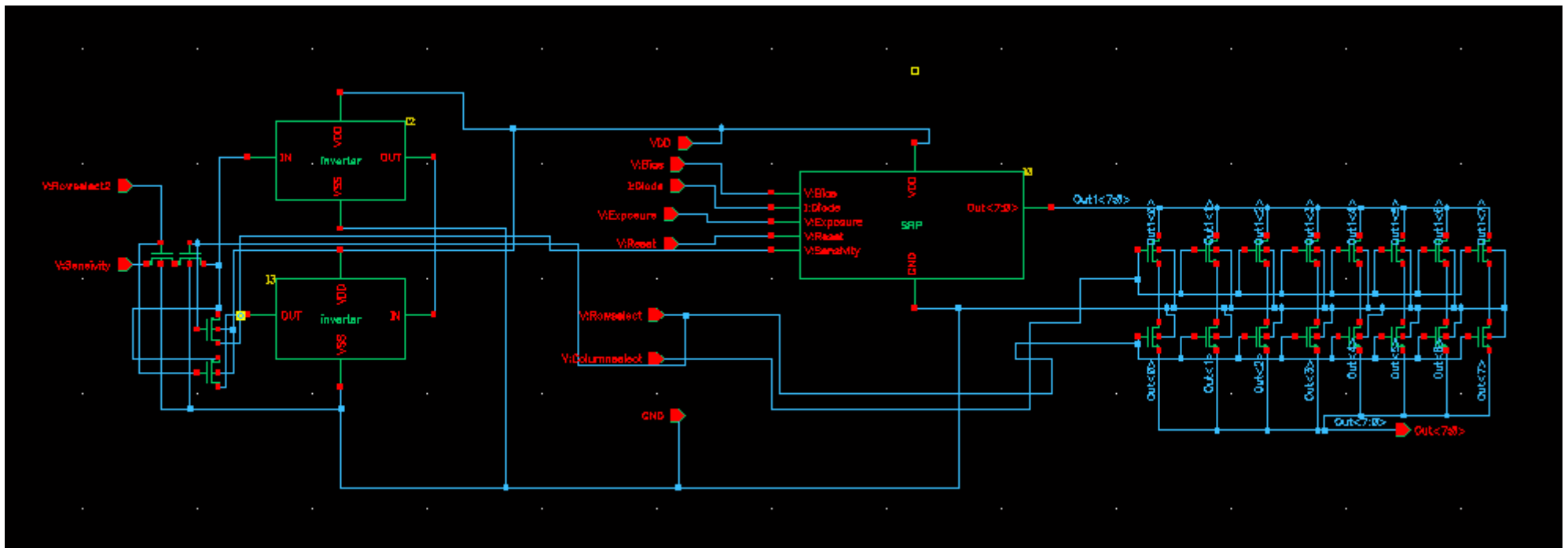
- Vorteile
 - Linear auch bei starker Beleuchtung
 - Dynamic Range einstellbar durch Bandbreite des Zählers und Diodenresetspannung
 - Direkt digitales Ausgangssignal
 - Störungsunanfällig da weitestgehend digital
 - Kein Spannungsabfall zwischen Belichtung und Auslesen
- Nachteile
 - Geringer Füllfaktor
 - Große Fläche
 - Durch die Sensitivitätseinstellbarkeit muss beim starten jede Zelle zuerst eingestellt werden.



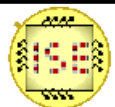
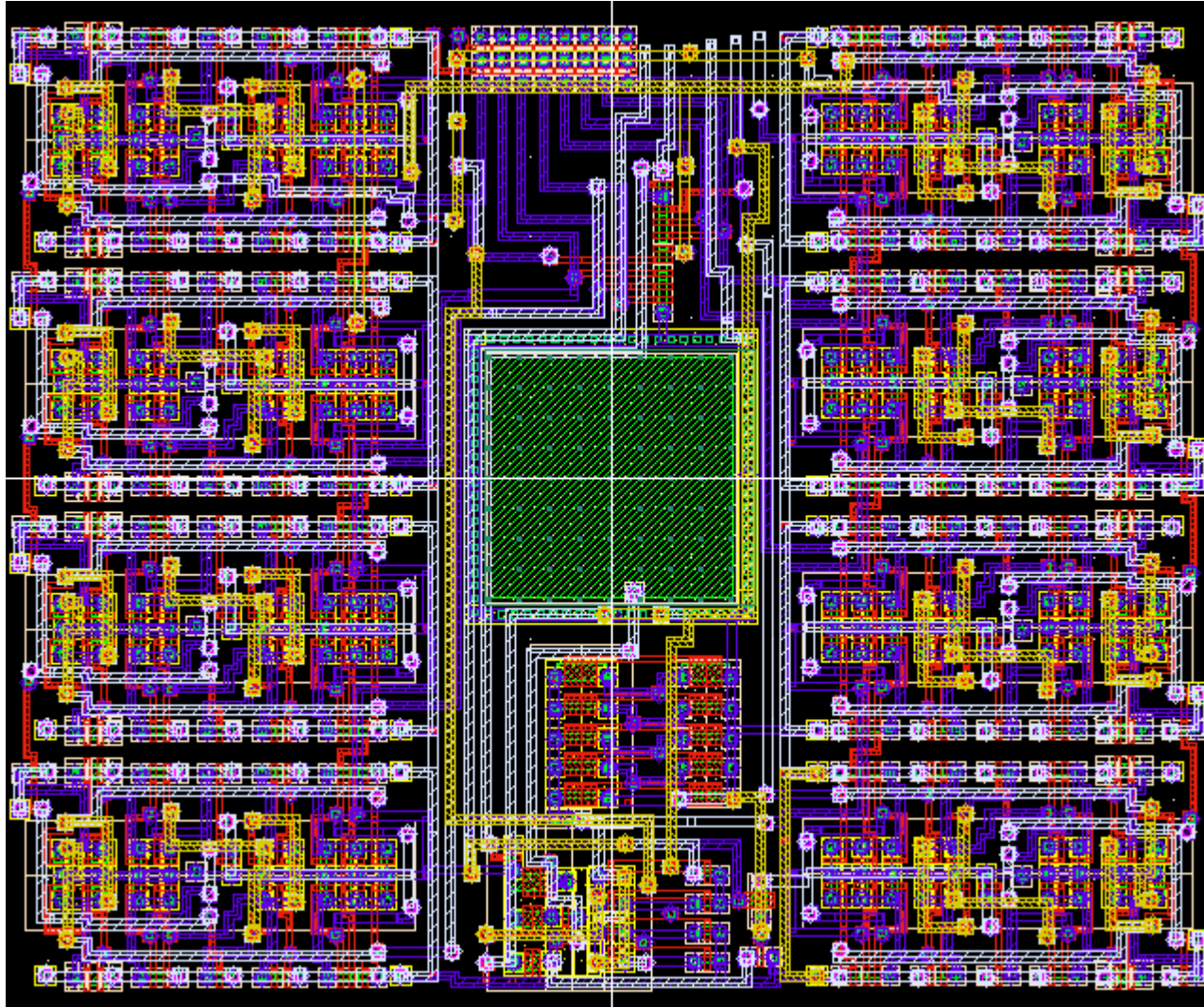
Layout - JK-Flipflop



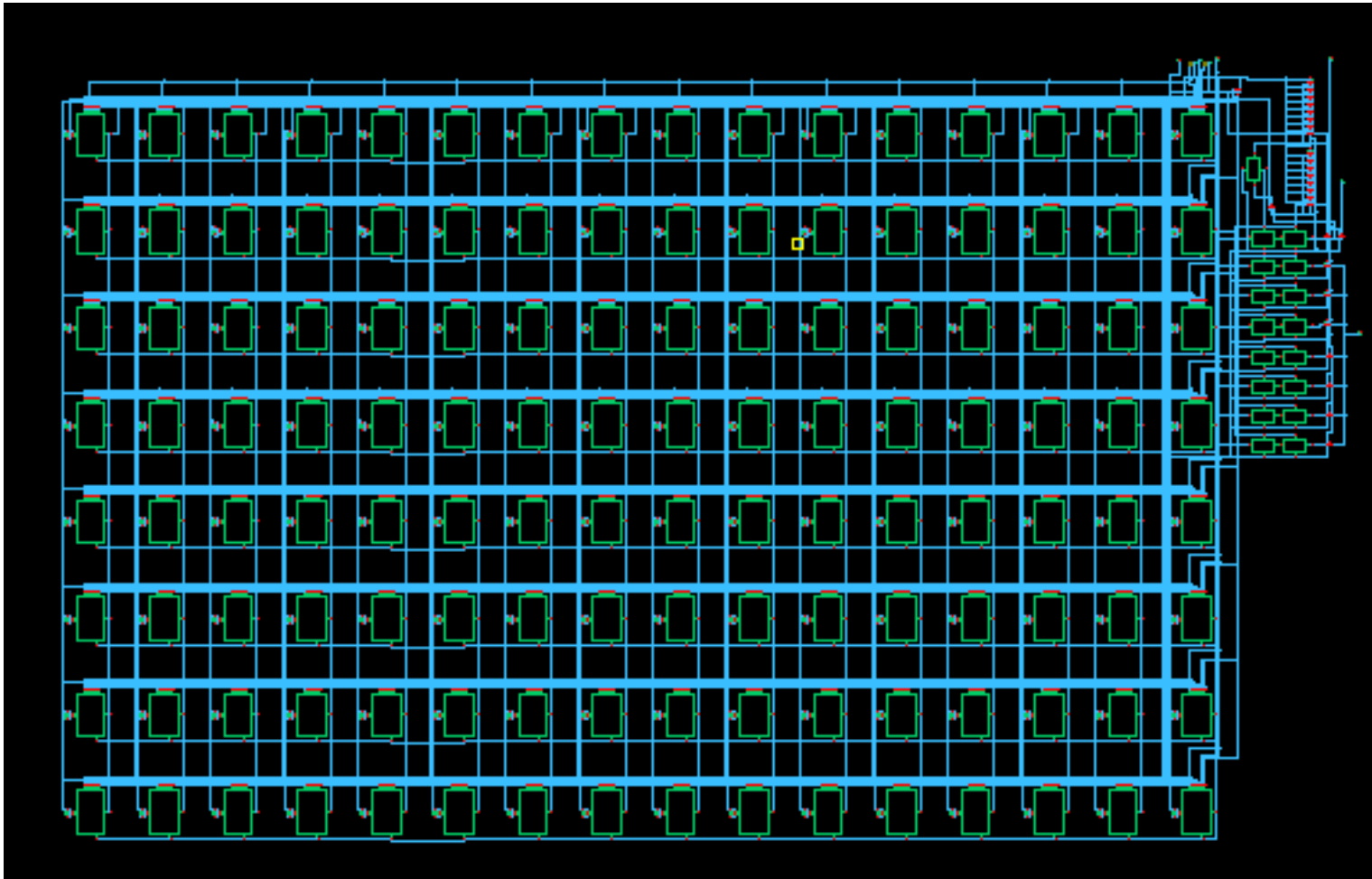
Schematic Pixel



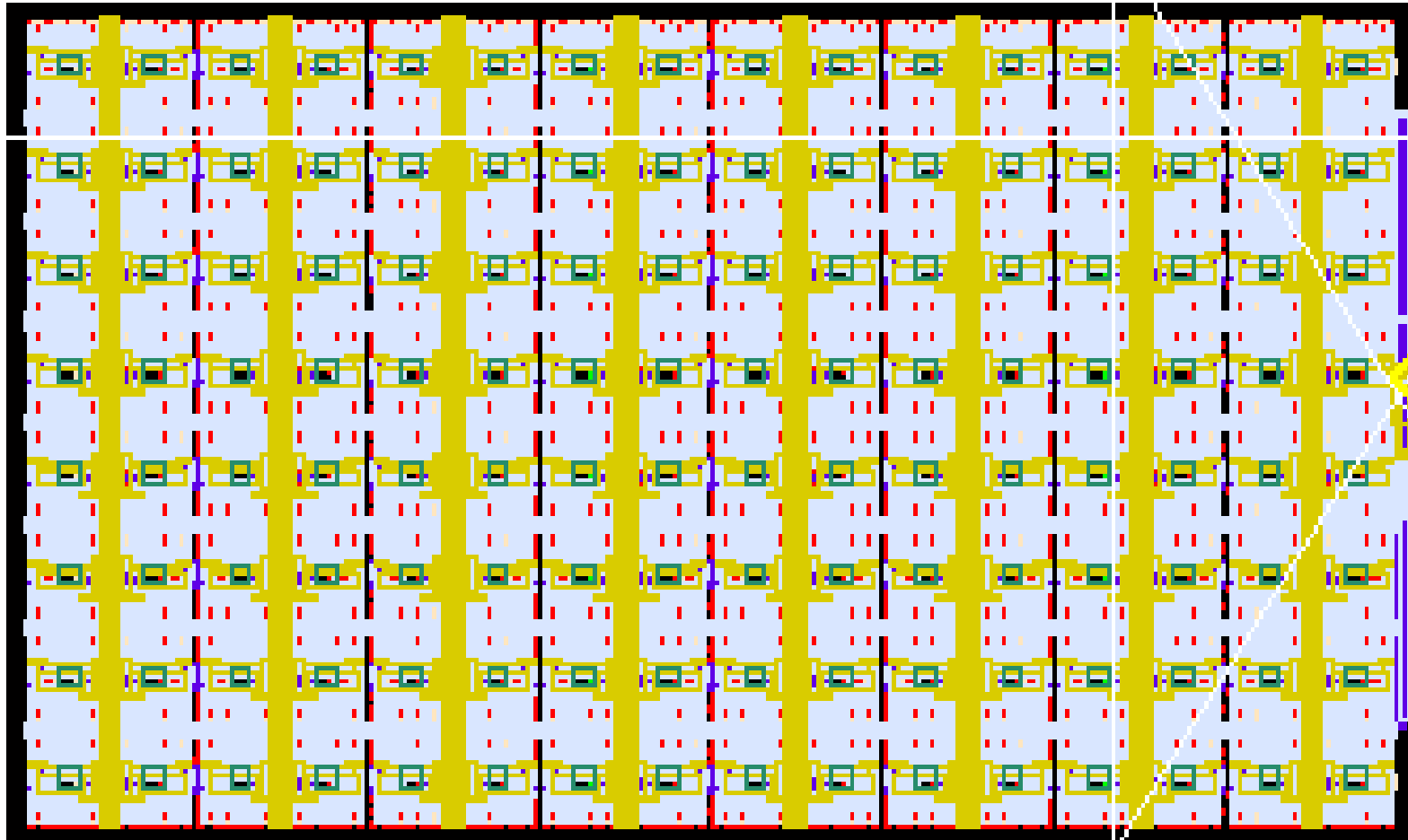
Layout – Pixel



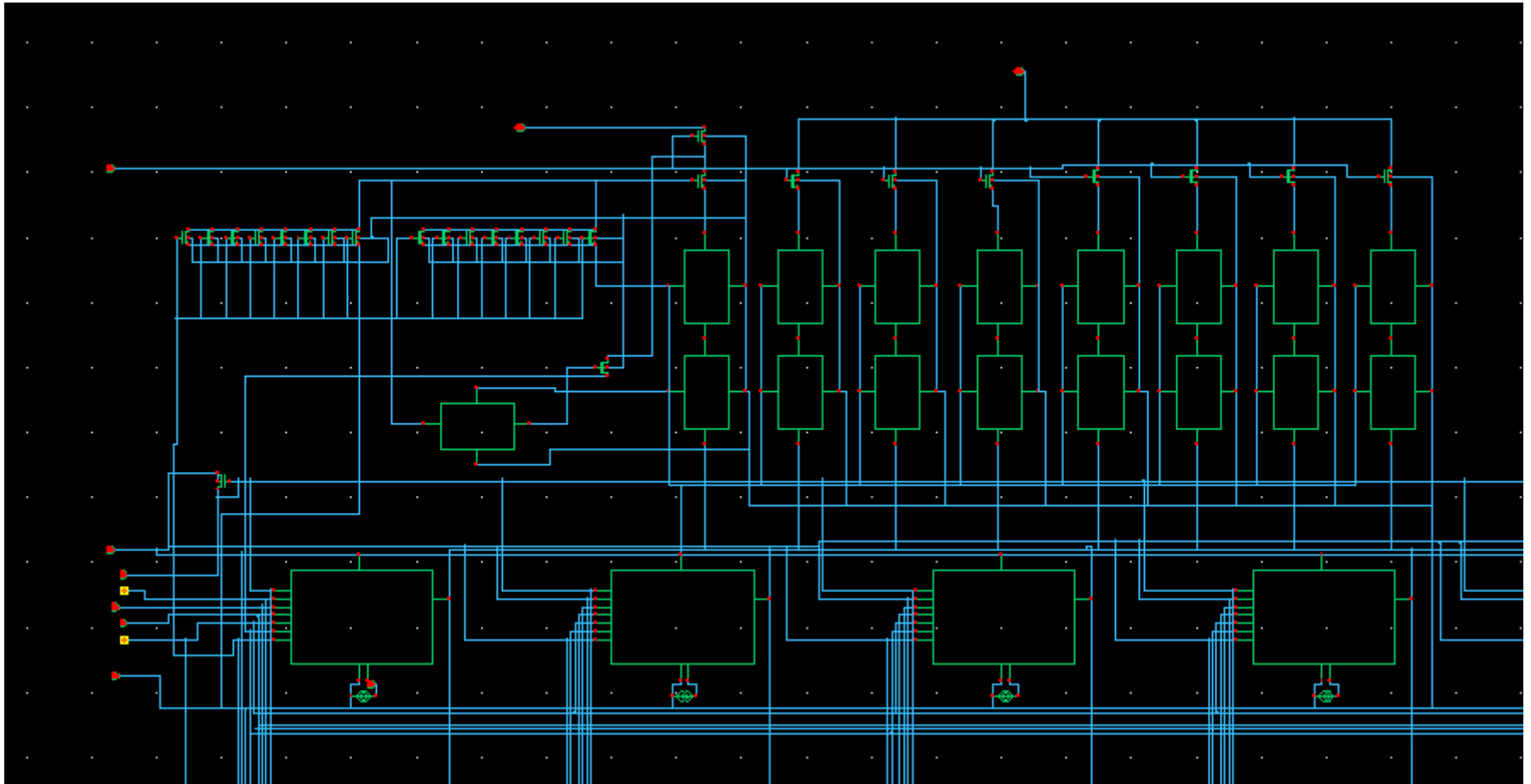
Schematic - Matrix



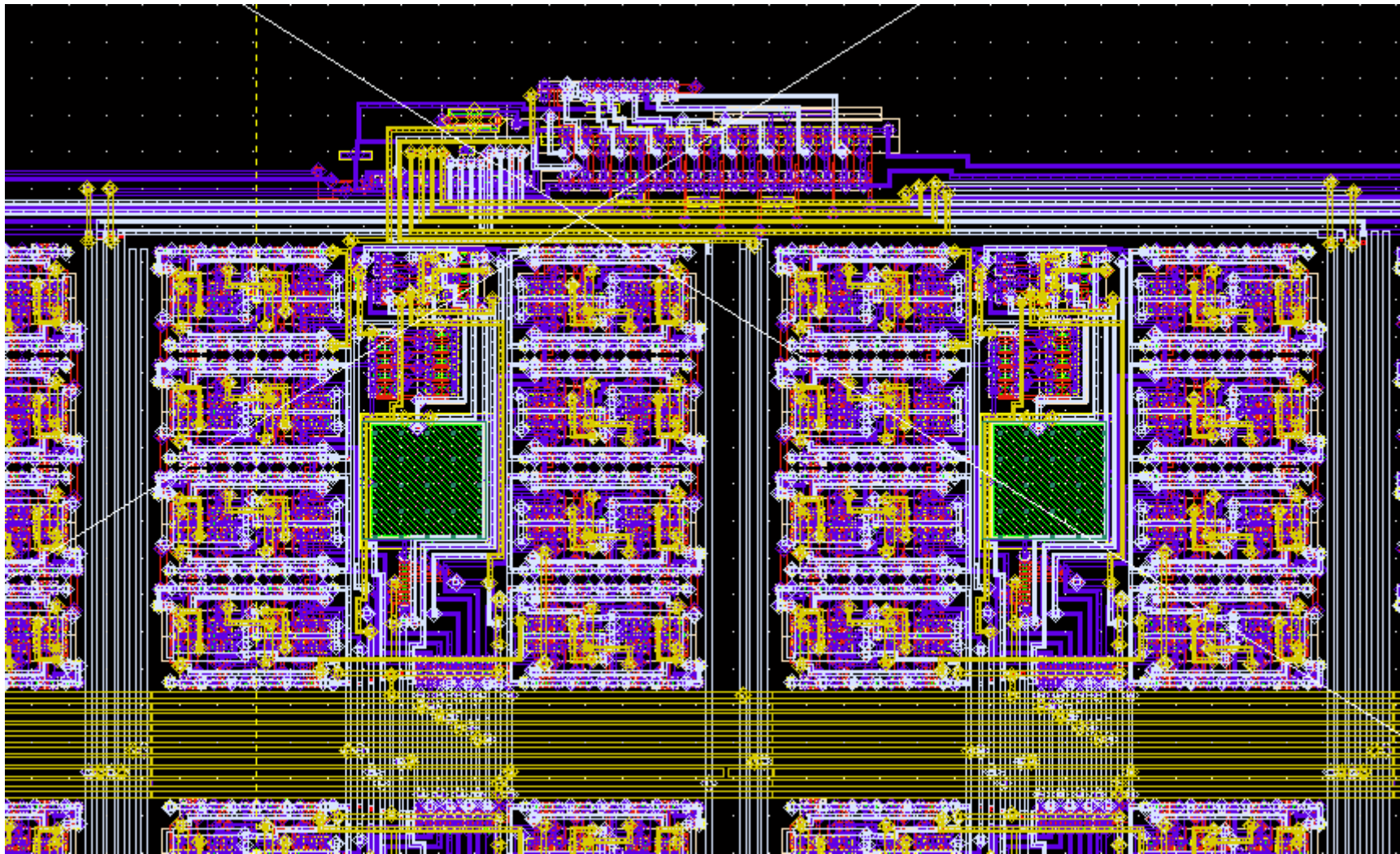
Layout - Matrix



Schematic Matrix im Detail



Layout Matrix im Detail



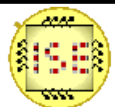
Layout Simulationsmatrix



LVS-Check

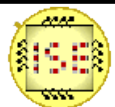
–The net-lists match.

		layout	schematic
–	instances		
–	un-matched	0	0
–	rewired	0	0
–	size errors	0	0
–	pruned	0	0
–	active	47549	47549
–	total	47549	47549
–	nets		
–	un-matched	0	0
–	merged	0	0
–	pruned	0	0
–	active	23242	23242
–	total	23242	23242
–		terminals	
–	un-matched	0	0
–	matched but		
–	different type	0	0
–	total	47	47

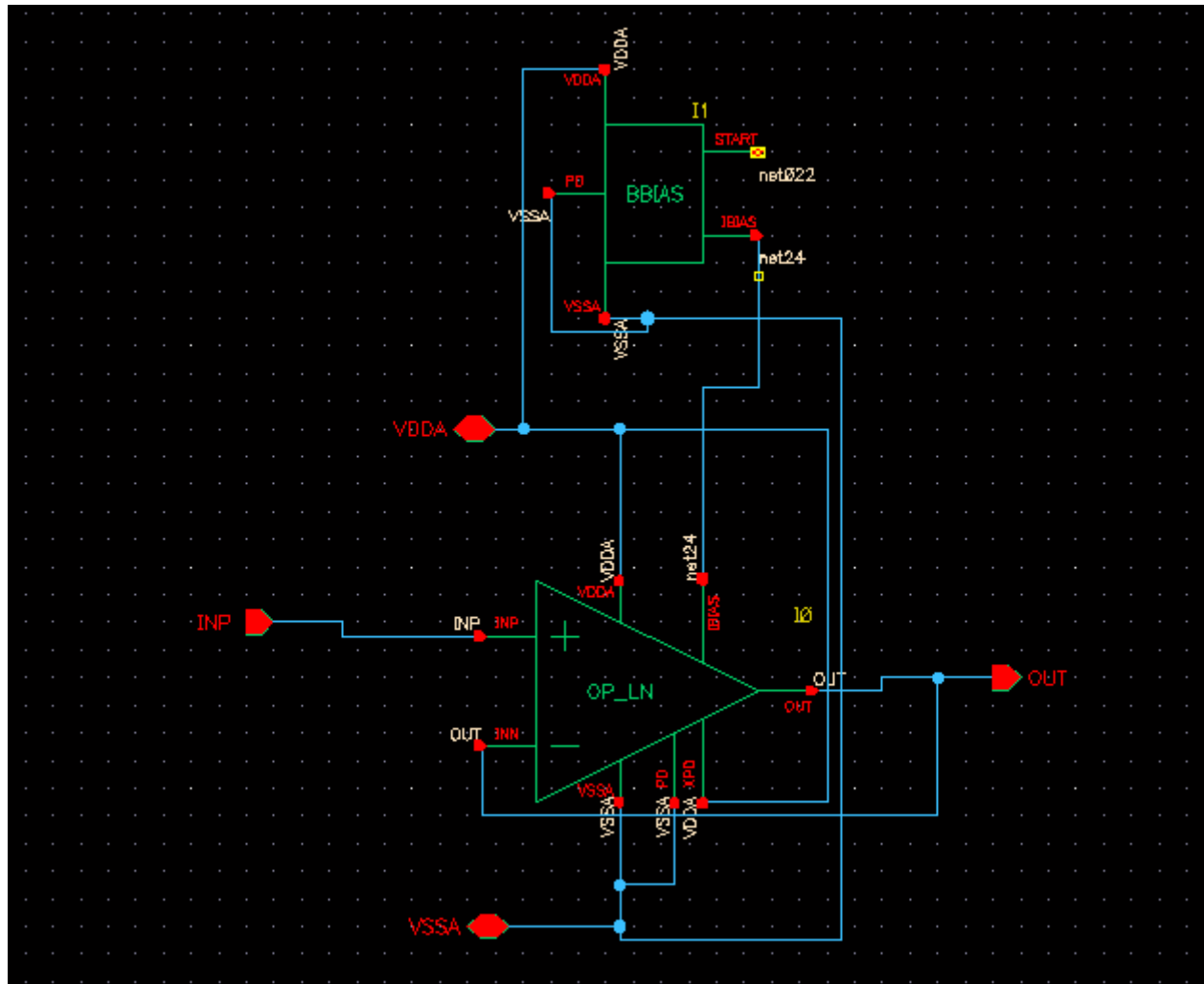


Technische Daten

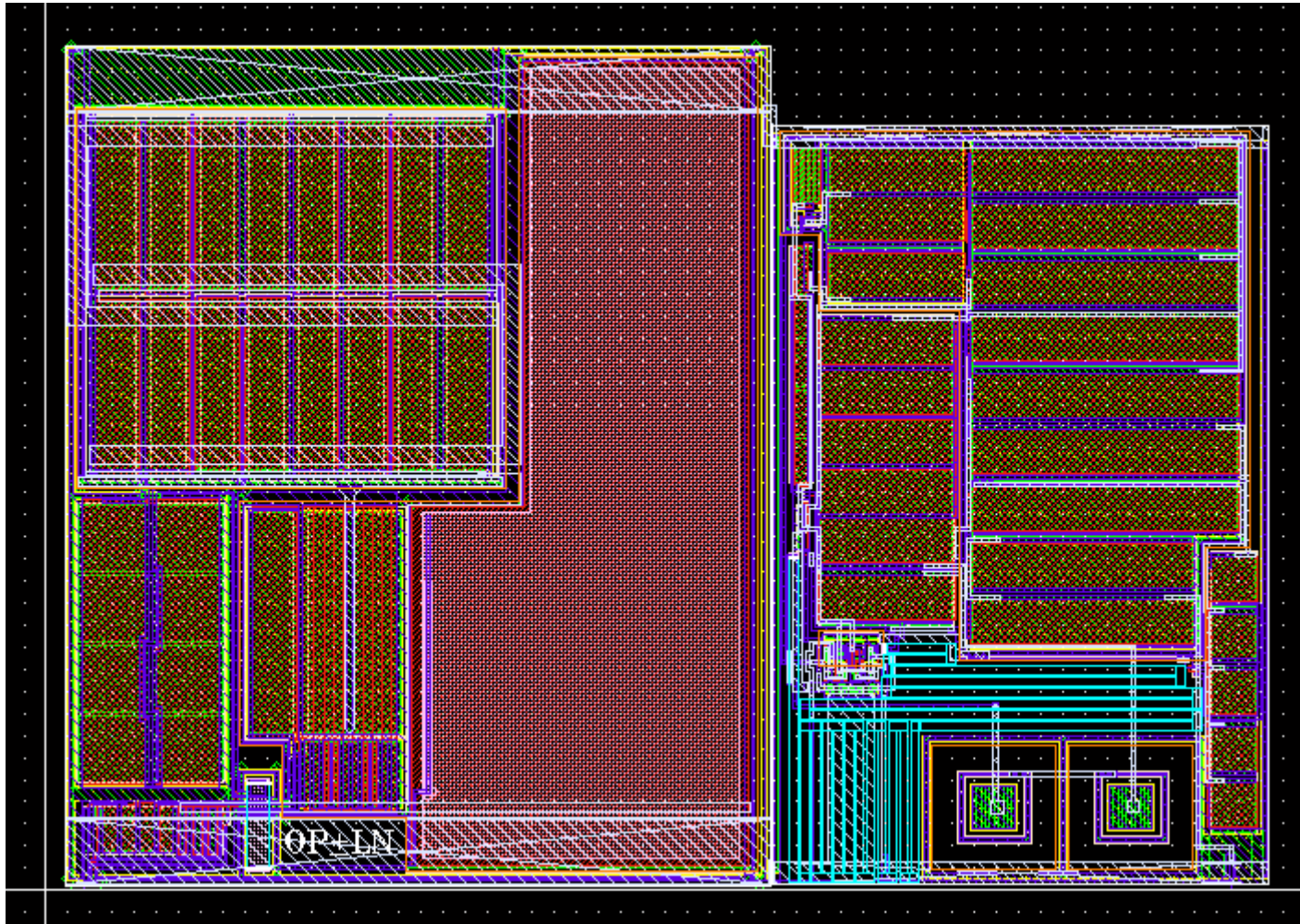
- Zellengröße ca 70 auf 60
- Matrixgröße ca
- Füllfaktor ungefähr
- Powerdissipation ungefähr 2mV
- Dynamic Range ungefähr 55dB
- Sensitivitätsunterschied durch Umschalten ungefähr Faktor 5,5



Schematic Verstärker



Layout Verstärker



Ende

—

—

–Fragen?

—

—

—

–Ich danke für die Aufmerksamkeit!